

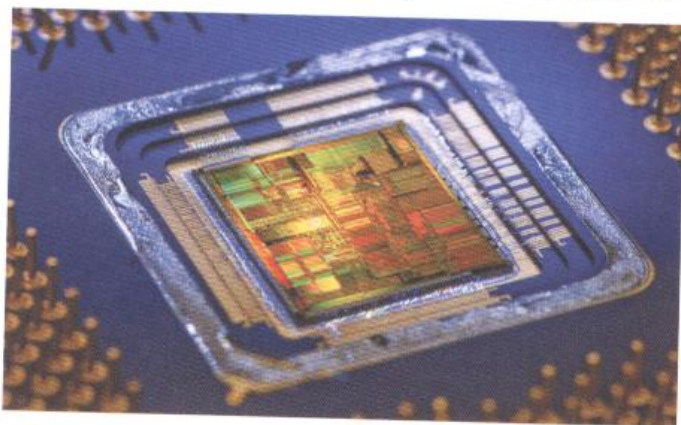
25 Budowa i zasada działania CPU

ZAGADNIENIA

■ Teoria budowy CPU ■ Powstawanie procesora ■ Działanie procesora

Budowa procesora

Procesor, nazywany także jednostką centralną lub centralną jednostką przetwarzania (ang. *Central Processing Unit*, CPU), jest sekwencyjnym urządzeniem cyfrowym. Wykonuje on bardzo szybko proste operacje (rozказы) określone przez program. Rozkazy tworzą zbiór operacji podstawowych, zwanych listą rozkazów procesora.



Rys. 25.1. Struktura budowy procesora

W funkcjonalnej strukturze procesora można wyróżnić:

- układ sterujący przebiegiem wykonywania programu;
- jednostkę arytmetyczną (arytmometr) wykonującą operacje obliczeniowe nad danymi;
- zespół rejestrów, w których są przechowywane dane i wyniki.

Na rys. 25.1 przedstawiono strukturę budowy procesora w powiększeniu.

Dane sterujące każdym procesorem są zapisane w pamięci operacyjnej jako bitowe słowa rozkazowe. Każdy rozkaz określa, jaką operację ma wykonać procesor, i zawiera argumenty tej operacji. Graficzną postać struktury słowa rozkazowego przedstawiono na rys. 25.2.

Kod operacji	Pole argumentów
(kilka bitów)	(kilka bajtów)

Rys. 25.2. Struktura słowa rozkazowego

Zarówno pole kodu rozkazu, jak i pole argumentów są umowne. Z tego powodu wyróżnia się dwa rodzaje rozkazów:

- bezadresowe, które mają argumenty domyślne;
- adresowe, dla których należy podać adresy argumentów.

Każdy procesor interpretuje kilka formatów słów rozkazowych różniących się strukturą i długością. Taki zbiór struktur to **architektura listy rozkazów**, zwana również **specyfikacją ISA** (ang. *Instruction Set Architecture*) lub **architekturą CPU**.

Wyróżnia się dwa modele ISA:

- **CISC** (ang. *Complex Instruction Set Computer*), który charakteryzują:
 - duża liczba różnorodnych rozkazów;
 - instrukcje o zmiennej długości;
 - wykonanie instrukcji, które może zająć wiele cykli zegara;
- **RISC** (ang. *Reduced Instruction Set Computer*), który charakteryzują:
 - mała liczba rozkazów (zazwyczaj do 32);
 - instrukcje o stałej długości;
 - łatwa implementacja potoku;
 - każda instrukcja wykonywana zazwyczaj w jednym cyklu zegara.

Rozkazy można podzielić na:

- rozkazy przetwarzania danych i operacji na pamięci;
- operacje arytmetyczne i logiczne;
- instrukcje modyfikujące przepływ sterowania.

Dla pełnego opisu listy rozkazów należy zdefiniować:

- przestrzeń adresową pamięci i wielkość adresowanego słowa;
- zestaw rejestrów programowych procesora;
- typy i formaty danych;
- typy i formaty słów rozkazowych;
- reakcje na sytuacje wyjątkowe;
- interpretacje i kodowanie słów sterujących i statusowych.

Oprócz listy rozkazów architektura musi definiować system przerwań, który jest istotnym czynnikiem wpływającym na przebieg cyklu rozkazowego. System przerwań jest definiowany przez:

- sposób zgłaszania przerwań;
- priorytety;
- maskowanie;
- reakcje procesora na przerwanie.

Procesor wykonuje rozkazy z częstotliwością zegara rdzenia. Współczesne procesory mogą wykonywać wiele miliardów operacji w czasie jednego taktu zegara.

Tryby pracy procesora

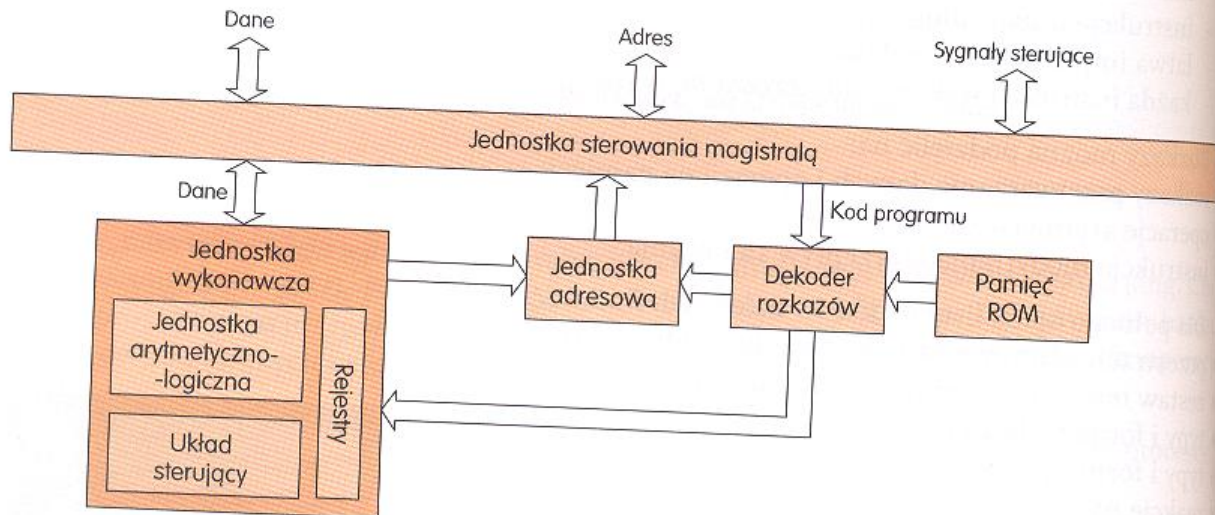
Jest to sposób, w jaki procesor zarządza zadaniami do wykonania i pamięcią systemową. Wyróżnia się standardowo trzy tryby pracy procesora:

- tryb rzeczywisty (ang. *real mode*);
- tryb ochrony danych (ang. *protected mode*);
- tryb wirtualny (ang. *virtual mode*).

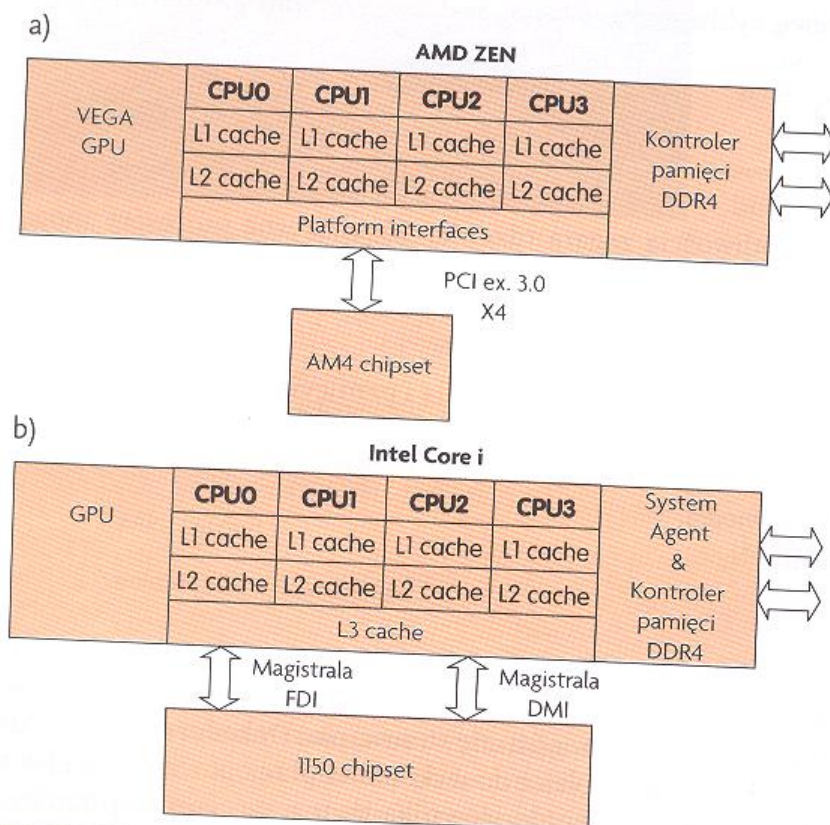
Zasada działania procesora

Na rys. 25.3 przedstawiono schemat logicznej budowy procesora. Jednostka sterowania magistralą odpowiada za współpracę procesora z pamięcią operacyjną RAM. Ma trzy niezależne magistrale: magistralę adresową, magistralę danych i magistralę sterowania. Dekoder rozkazów odpowiada za odtwarzanie rozkazów czekających w kolejce do wykonania przez procesor. Dekoder wykorzystuje pamięć ROM, która umożliwia dostęp do słownika tłumaczącego przyjmowane kody rozkazowe na sekwencje operacji do wykonania przez procesor. Jednostka wykonawcza przyjmuje przekazywane do niej rozkodowane instrukcje. Następnie instrukcje są przetwarzane

przez jednostkę arytmetyczno-logiczną, współpracującą z układem sterowania i zespołem rejestrów. Jednostka adresowa obsługuje m.in. pobieranie argumentów rozkazów. Wykorzystując przy tym moduł zarządzania, realizujący dostęp do pamięci fizycznej żądanej przez procesor. Zasada działania współczesnych procesorów jest bardziej złożona. Obecne procesory są wielordzeniowe. Oznacza to, że w jednym układzie scalonym mogą znajdować się dwa (lub nawet więcej) procesory przetwarzające dane niezależnie. Aby proces przetwarzania danych przebiegał sprawnie, procesory wykorzystują pamięci podręczne cache.



Rys. 25.3. Schemat logicznej budowy procesora



Rys. 25.4. Uproszczony schemat logicznej budowy współczesnych procesorów: a) AMD, b) Intel

Trzy rodzaje pamięci cache:

- L1 (ang. *level 1*) – pierwszego poziomu, dla każdego rdzenia oddzielna, zintegrowana z procesorem, umieszczona wewnątrz jego struktury;
- L2 (ang. *level 2*) – drugiego poziomu, dla każdego rdzenia oddzielna, umieszczona razem z procesorem w jednej obudowie układu scalonego;
- L3 (ang. *level 3*) – trzeciego poziomu, wspólna dla wszystkich rdzeni.

Uprozczone schematy logicznej budowy procesorów AMD i Intel przedstawiono na rys. 25.4.

Parametry procesora

- Częstotliwość – określa taktowanie zegara sterującego pracą procesora.
- Magistrala łącząca mostek z procesorem (AMD magistrala HT, UMI, Intel magistrala DMI).
- Liczba rdzeni i wątków.
- Pamięć cache – pamięć podręczna procesora, dzięki której skraca się czas wykonania rozkazów przez procesor.
- Typ gniazda – Socket, firma AMD, LGA firma Intel.
- Wbudowany układ graficzny – procesor GPU we wnętrzu procesora.
- Pobór mocy, tzw. TDP, czyli maksymalna moc pobierana przez procesor.
- Technologia wykonania: wielkość technologiczna, w jakiej jest produkowany procesor: im mniejsza, tym więcej tranzystorów można upakować na układzie.

Jak powstają procesory

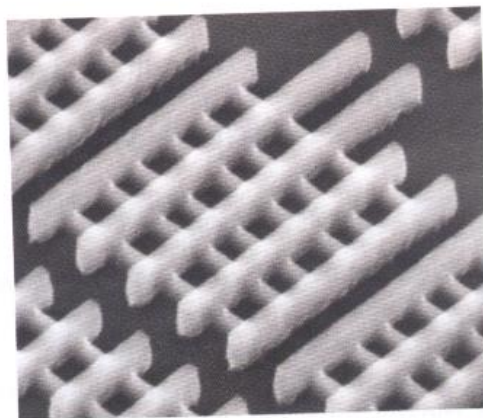
Podstawowym elementem procesora jest monokryształ krzemu w postaci płytki o wielkości ok. $1\div 2\text{ cm}^2$, na który naniesiono techniką fotolitografii (w technologii od 22 nm do 7 nm) szereg warstw półprzewodnikowych, tworzących sieć ogromnej liczby (od kilkuset tysięcy do kilku miliardów) tranzystorów.

Gotowy element krzemowy montuje się na płycie drukowanej **PCB** z siecią miedzianych ścieżek łączących go z pinami lub stykami, które są odpowiedzialne za transfer danych po zamontowaniu procesora w gnieździe na płycie głównej.

Ponieważ płytka krzemu jest bardzo podatna na uszkodzenie mechaniczne i przegrzanie, jej górną płaszczyznę zabezpiecza się miedzianą obudową typu **IHS**. Na obudowę nakłada się silikonową pastę termoprzewodzącą, która łączy IHS z radiatorem CPU.

Proces produkcji procesorów składa się z następujących etapów:

1. Topienie krzemionki SiO_2 .
2. Kształtowanie zarodka walca krzemowego metodą Jana Czochralskiego z 1916 r.
3. Cięcie wafli krzemu o średnicy 30 cm.
4. Pokrycie wafli warstwą światłoczułą.
5. Naświetlanie wafli laserem; przygotowaną strukturą układów półprzewodnikowych według wcześniej sporządzonego projektu – technologia fotolitografii.
6. Wywoływanie struktury przez naświetlanie promieniami UV i wytrawianie specjalnym roztworem trawiąco-czyszczącym.
7. Uzdadnianie wytrawionych tranzystorów atomami fosforu lub baru.
8. Galwaniczne tworzenie warstw izolacyjnych na tranzystorach.
9. Nakładanie warstw miedzianych ścieżek i warstw izolatorów.



Rys. 25.5. Rzeczywisty wygląd tranzystorów 3-D Tri-Gate 22 nm Intela

Źródło: Intel.



Rys. 25.6. Fizyczna budowa procesora

Źródło: Intel.

10. Cięcie poszczególnych rdzeni z wafli.
11. Laminowanie i montowanie rdzeni na płytki PCB i montaż obudowy IHS.
12. Binowanie procesora, czyli wgrywanie parametrów pracy do pamięci EEPROM.
13. Oznaczanie i pakowanie gotowego procesora.

Aby ograniczyć straty związane z powstawaniem defektów w tak mikroskopijnych strukturach, w fabrykach procesorów muszą być wydzielone pomieszczenia o niezwyklej czystości.

Rodzaje obudów procesorów

Obudowy procesora można podzielić na:

- **PGA** (ang. *Pin Grid Array*) – w obudowach tego typu wyprowadzenia w postaci pinów znajdują się na całej bądź znacznej części powierzchni płytki PCB procesora. Rozróżnia się wersje o oznaczeniach: PPGA, FC-PGA, mPGA;
- **BGA** (ang. *Ball Grid Array*) – obudowy służące do montażu powierzchniowego;
- **SECC** (ang. *Single Edge Processor Package*), **SEPP** (ang. *Single Edge Processor Package*) – obudowy procesorów w postaci dużej płytki drukowanej ze złączem grzebieniowym do gniazd typu SLOT;
- **LGA** (ang. *Land Grid Array*) – następca PGA; zrezygnowano w niej z pinów na rzecz styków.



CIEKAWOSTKA

Pierwszym na świecie komercyjnym procesorem był Intel 4004 – 4-bitowy mikroprocesor zaprojektowany i produkowany przez firmę Intel od 1971 r. Układ zaprojektowali Marian „Ted” Hoff i Federico Faggin.

Na stronie http://www.buthowdoitknow.com/but_how_do_it_know_cpu_model.html można zobaczyć symulator prostego układu CPU.



SPRAWDŹ SWOJE UMIEJĘTNOŚCI

1. Przeanalizuj symulację działania prostego CPU. Skorzystaj z linku podanego w rozdziale.
2. Wyszukaj w internecie filmy, w których pokazano etapy produkcji procesorów. Napisz dlaczego tak niewiele firm się tym zajmuje.



SPRAWDŹ SWOJĄ WIEDZĘ

1. Skorzystaj z dowolnych źródeł informacji i opisz, na czym polega metoda Jana Czocharalskiego?
2. Czym różnią się pamięci cache L1, L2 i L3?
3. Jakie są różnice między architekturami CISC i RISC?
4. Jak działa procesor i z jakich elementów się składa?
5. Z jakich elementów składa się struktura słowa rozkazowego?